采购招标项目参数要求

|  |  |  |  |
| --- | --- | --- | --- |
| **项目名称** | EDA工具软件 | **采购编号** |  |
| **供货时间** | 2023.9.1 | **供货地点** | 实验楼330实验室 |
| **售后服务要求** | 验收合格之日起，（三）年 |
| **安装调试要求** | 安装到指定供货地点，并对使用人员进行培训。 |
| **验收、付款方式** | 设备安装调试完成后20个工作日内，由验收小组进行专项验收。验收合格后一次性支付至合同总金额的95%，剩余5%作为质量保证金。 |
| **项目概述**：本项目系统平台应用于课程教学，主要用于微电子科学与工程专业全体学生进行校内多轮次集成电路计算机辅助设计学习实训开展。同时基于此平台，微电子科学与工程专业学生每年参加全国大学生集成电路创新创业大赛。该产品拥有完整的集成电路模拟全定制流程，对于微电子专业的建设和教学的延续性提供了有效的保障。通过对EDA工具软件学习，学生可掌握从电路图搭建、版图设计、电路仿真到物理验证等多方面的内容。 |
| **重要技术指标（必填）** |
| 序号 | 指标名称 | 参数明细 | 数量 |
| 1 | 电路原理图/版图设计软件（Aether） | 1.1 支持Hspice、Spectre、CDL、Verilog、VerilogA等多种类型的网表导出，满足电路前端仿真、LVS对比、混合电路仿真、模拟电路行为级仿真等各个设计环节所需；支持强大的创建Label功能，能够提供便捷的实时 DRC 检查，在版图设计中能够提醒工程师DRC Rule的操作；（需演示） | 50 |
| 2 | 电路仿真软件（ALPS）：支持超大规模后仿电路的仿真和后仿加速。 | 2.1 SPICE精度仿真；2.2 支持多核并行；2.3 支持大规模电路后仿加速，增强设计的可靠性2.4 与传统SPICE仿真器相比，后仿真速度能够提高5-10倍2.5 兼容多种业界常用的SPICE网表格式、常用模型以及分析类型， 支持硬件描述语言Verilog-A2.6 兼容多种主流波形存储格式，并支持波形压缩和分割存储；（需演示） | 50 |
| 3 | 物理验证工具电路仿真软件（Argus） | 3.1 兼容主流物理验证工具语法规则；3.2 集成于主流IC设计平台；3.3 提供Ruledeck结构分析功能，便于查看Layer的派生关系自动生成Source和Layout逻辑图，便于交互式的LVS查错；3.4 DRC结果排序，过滤，自动生成report功能，方便用户查错；支持 TB 级超大规模版图比对，满足用户对高端工艺节点物理验证需求；（需演示） | 50 |
| **一般技术指标（选填，不作为评标依据）** |
| 序号 | 指标名称 | 参数明细 | 数量 |
| 1 |  |  |  |
| 2 |  |  |  |
| 申报人 |  |
| 招标会议列席人 |  |
| 单位负责人 |  |

注：1、参数不可与已获批学年采购预算有冲突，如有冲突以已批准采购文件为准

2、不得含有排他性技术指标

3、条目可根据具体情况增减

4、本页不够可另起一页。